

アドレス生成器

- 回路規模を小さくすることが可能
- 消費電力を抑制、構造を簡素化、小面積で実装可能

①技術分野

入力ベクトルに対し対応する固有アドレスを出力するアドレス生成器に関し、特に、書き換えが容易で、且つ小面積で実装可能なアドレス生成器に関する技術です。

②発明の背景と目的

- ・ 従来のアドレス生成器は、RAM(Random Access Memory)に比べると、並列に検索可能であるため高速であるが、デバイスの構成は複雑となり、アドレス生成器の1ビット当たりの価格(ビットコスト)は、RAMに比べる高価で、1ビット当たりの消費電力がRAMに比べて遙かに大きくなっております。
- ・ 目的は、検索の高速性を維持しつつも、消費電力を抑え、且つデバイスの構造を簡素化して小面積で実装することが可能なアドレス生成器を提供することです。

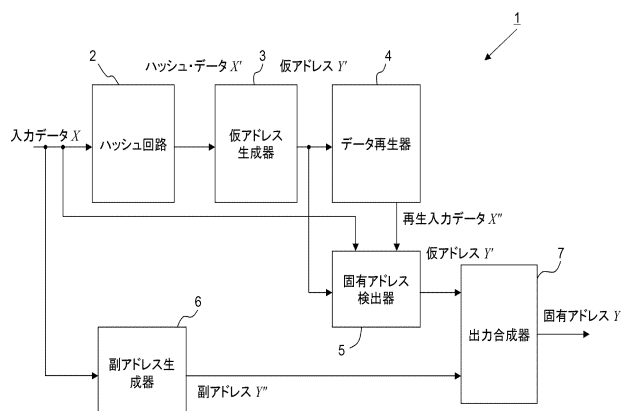
③発明の構成と効果

構成

入力ベクトル $X=(X_1, X_2)$ に対し X_1 をハッシュ化した Y_1 を出力するハッシュ回路、 Y_1 にハッシュ衝突が生じなければアドレス生成関数 $f(X)$ を仮アドレス A' とし、それ以外は固有アドレス A の一つを A' とする仮アドレス生成器、 $X'' = f^{-1}(A')$ を出力するデータ再生器、 X'' と X とが一致する場合は A' を出力し、それ以外は無効値を出力する固有アドレス検出器、固有アドレス検出器が無効値を出力する X に対し $f(X)$ を出力し、それ以外は無効値を出力する補完アドレス生成器、及び固有アドレス検出器及び補完アドレス生成器の出力のうち無効値以外のものがあればその値を固有アドレス A として出力し、それ以外は無効値を A として出力する出力合成器を備えております。

効果

アドレス生成器全体の回路規模を小さくすることができ、消費電力を抑え、且つデバイスの構造を簡素化して小面積で実装することが可能となります。演算速度を高速に維持しつつも、メモリの書き換えによる再構成も簡単に行うことができます。



アドレス生成器の機能構成を表すブロック図